

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-260820

(43)Date of publication of application : 22.09.2000

(51)Int.Cl.

H01L 21/60
H01L 21/56
// C08K 3/00
C08L 63/00

(21)Application number : 11-064304

(71)Applicant : SHIN ETSU CHEM CO LTD

(22)Date of filing : 11.03.1999

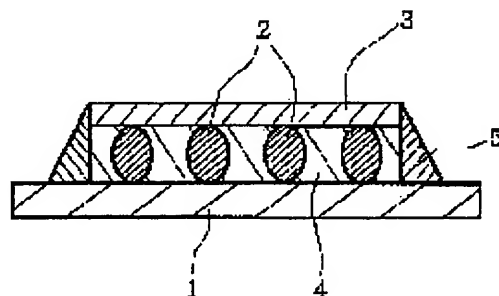
(72)Inventor : KUWABARA HARUYOSHI
SHIOBARA TOSHIO
SUMIDA KAZUMASA
WAKAO MIYUKI
KUMAGAI KIMITAKA

(54) METHOD OF SEALING FLIP-CHIP TYPE SEMICONDUCTOR DEVICE WITH UNDERFILL MATERIAL

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a flip-chip type semiconductor device having no peel-off of underfill sealant, cracks or voids with little warpage.

SOLUTION: According to this sealing method, a semiconductor chip 3 is mounted on a wiring pattern surface of a board 1 via bumps 2, and an underfill material 4 is filled in a gap between the board and the chip to seal it. The underfill material uses a liq. epoxy resin compsn. contg. a liq. epoxy resin, an inorganic filler, and a hardening agent as essential components, the underfill material is injected into the gap at 60-120°C to seal, the semiconductor device is heated at a rate of 2-8°C/min up to the hardening temp. of the underfill material and is hardened at 140-170°C in 1-5 hrs.



LEGAL STATUS

[Date of request for examination] 17.05.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-260820

(P2000-260820A)

(43) 公開日 平成12年9月22日 (2000.9.22)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-ト* (参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S 4 J 0 0 2
21/56		21/56	E 5 F 0 4 4
// C 0 8 K 3/00		C 0 8 K 3/00	5 F 0 6 1
C 0 8 L 63/00		C 0 8 L 63/00	C

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21) 出願番号 特願平11-64304

(22) 出願日 平成11年3月11日 (1999.3.11)

(71) 出願人 000002060

信越化学工業株式会社

東京都千代田区大手町二丁目6番1号

(72) 発明者 桑原 治由

群馬県碓氷郡松井田町大字人見1番地10

信越化学工業株式会社シリコン電子材料
技術研究所内

(72) 発明者 塩原 利夫

群馬県碓氷郡松井田町大字人見1番地10

信越化学工業株式会社シリコン電子材料
技術研究所内

(74) 代理人 100079304

弁理士 小島 隆司 (外1名)

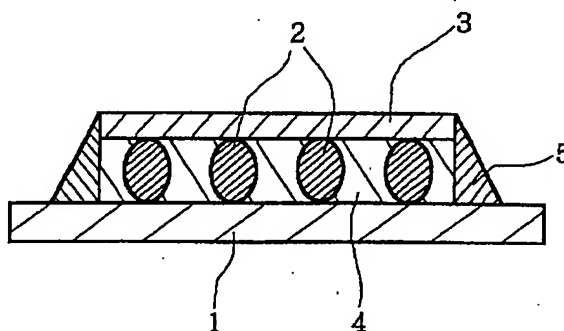
最終頁に続く

(54) 【発明の名称】 フリップチップ型半導体装置のアンダーフィル材による封止方法

(57) 【要約】

【解決手段】 基板の配線パターン面に複数のパンプを介して半導体チップが搭載され、上記基板と半導体チップとの間の隙間にアンダーフィル材を充填し、封止するに際し、上記アンダーフィル材として、(A) 液状エポキシ樹脂、(B) 無機質充填剤、(C) 硬化剤を必須成分とする液状エポキシ樹脂組成物を使用し、このアンダーフィル材を上記隙間に60～120℃で侵入させて封止し、次いで半導体装置を2℃/分～8℃/分で上記アンダーフィル材の硬化温度まで昇温させ、更に140～170℃で1～5時間硬化させることを特徴とするフリップチップ型半導体装置のアンダーフィル材による封止方法。

【効果】 本発明によれば、アンダーフィル封止材の剥離、クラック、ボイドがなく、反りの小さいフリップチップ型半導体装置が得られる。



【特許請求の範囲】

【請求項1】 基板の配線パターン面に複数のバンパを介して半導体チップが搭載され、上記基板と半導体チップとの間の隙間にアンダーフィル材を充填し、封止するに際し、上記アンダーフィル材として、(A) 液状エポキシ樹脂、(B) 無機質充填剤、(C) 硬化剤を必須成分とする液状エポキシ樹脂組成物を使用し、このアンダーフィル材を上記隙間に60～120℃で侵入させて封止し、次いで半導体装置を2℃/分～8℃/分で上記アンダーフィル材の硬化温度まで昇温させ、更に140

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、フリップチップ型半導体装置用のアンダーフィル材による封止方法に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】 電気機器の小型、軽量化、高機能化に伴い、半導体の実装方法もピン挿入タイプから表面実装が主流になっている。そして、ベアチップ実装の一つにフリップチップ(FC)実装がある。FC実装とは、LSIチップの配線パターン面に高さ10～100μm程度のバンパといわれる電極を数個から数千個形成し、基板の電極を導電ペースト或いは半田等で接合する方式である。このため、FCの保護に用いる封止材料は、基板とLSIチップのバンパ等による数10μm程度の隙間に浸透させる必要がある。従来のフリップチップ用アンダーフィル材として使用される液状エポキシ樹脂組成物は、エポキシ樹脂と硬化剤及び無機質充填剤を配合し、信頼性を高めるために半導体のチップや基板、バンパと線膨張係数を一致させるために、多量の無機質充填剤を配合する処方が主流となってきた。

【0003】 しかしながら、このようなフリップチップ用アンダーフィル材においては、応力特性において充填剤の高充填化だけでは緩和されず、デバイスの信頼性テストでチップとの剥離やチップのクラックといった問題点が提示されており、この改善が望まれる。

【0004】 本発明は、上記事情に鑑みなされたもので、高い信頼性をもって上記隙間をアンダーフィル材で封止することができる、フリップチップ型半導体装置のアンダーフィル材による封止方法を提供することを目的とする。

【0005】

【課題を解決するための手段及び発明の実施の形態】 本発明は、上記目的を達成するため、基板の配線パターン面に複数のバンパを介して半導体チップが搭載され、上記基板と半導体チップとの間の隙間にアンダーフィル

材を充填し、封止するに際し、上記アンダーフィル材として、(A) 液状エポキシ樹脂、(B) 無機質充填剤、(C) 硬化剤を必須成分とする液状エポキシ樹脂組成物を使用し、このアンダーフィル材を上記隙間に60～120℃で侵入させて封止し、次いで半導体装置を2℃/分～8℃/分で上記アンダーフィル材の硬化温度まで昇温させ、更に140～170℃で1～5時間硬化させることを特徴とするフリップチップ型半導体装置のアンダーフィル材による封止方法を提供する。

【0006】 即ち、本発明者は、上記(A)、(B)、(C)成分を含む液状エポキシ樹脂組成物をアンダーフィル材に用い、上記特定の封止温度及び硬化条件を用いることにより、信頼性テスト後のデバイスチップの剥離とクラックの抑制が図られることを見出した。特に、硬化剤として酸無水物やカルボン酸ヒドラジドは、その低粘性よりアンダーフィル材に使用されているが、一方その揮発性により製造過程で含有量が減少し、硬化性に影響を及ぼすことが判明してきた。その際、封止時の温度及び硬化時の条件を制御することにより、酸無水物等の揮発量を抑制し、チップ面にかかる応力を均一化することにより、チップの剥離及びクラックを防止することができること、よって、本発明のフリップチップ型半導体装置は非常に信頼性の高いものであることを見出し、本発明をなすに至ったものである。

【0007】 以下、本発明について更に詳しく説明する。本発明に係るフリップチップ型半導体装置は、図1に示したように、有機基板1の配線パターン面に複数のバンパ2を介して半導体チップ3が搭載されているものであり、上記有機基板1と半導体チップ3との間の隙間(バンパ2間の隙間)にアンダーフィル材4が充填され、その側部がフィレット材5で封止されたものであるが、本発明は上記アンダーフィル材を特定条件で封止することを特徴とする。

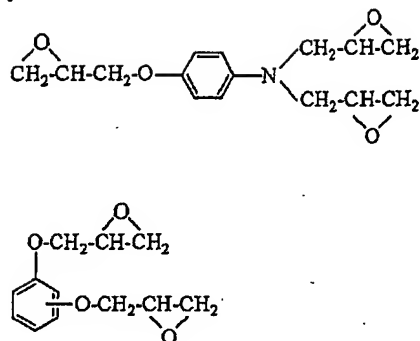
【0008】 ここで、本発明においては、上記アンダーフィル材として、(A) 液状エポキシ樹脂、(B) 無機質充填剤、(C) 硬化剤を必須成分とする液状エポキシ樹脂組成物を使用する。

【0009】 本発明に用いられる(A)成分の液状エポキシ樹脂は、一分子中に2個以上のエポキシ基があればいかなるものでも使用可能であるが、特に、ビスフェノールA型エポキシ樹脂、ビスフェノールF型エポキシ樹脂等のビスフェノール型エポキシ樹脂、フェノールノボラック型エポキシ樹脂、クレゾールノボラック型エポキシ樹脂等のノボラック型エポキシ樹脂、ナフタレン型エポキシ樹脂、ピフェニル型エポキシ樹脂、シクロペンタジエン型エポキシ樹脂などが例示される。この中でも室温で液状のエポキシ樹脂を使用する。これらのエポキシ樹脂には、下記構造で示されるエポキシ樹脂を浸入性に影響を及ぼさない範囲で添加しても何ら問題はない。

【0010】

3

【化1】



【0011】上記液状エポキシ樹脂中の全塩素含有量は、1500ppm以下、望ましくは1000ppm以下であることが好ましい。また、100℃で50%エポキシ樹脂濃度における20時間での抽出水塩素が10ppm以下であることが好ましい。全塩素含有量が1500ppmを超え、抽出水塩素が10ppmを超えると、半導体素子の信頼性、特に耐湿性に悪影響を与えるおそれがある。

【0012】本発明の組成物には、(B)成分として、膨張係数を小さくする目的から従来より知られている各種の無機質充填剤を添加する。無機質充填剤としては、溶融シリカ、結晶シリカ、アルミナ、ボロンナイトライド、窒化アルミ、窒化珪素、マグネシア、マグネシウムシリケートなどが使用される。好ましくは、侵入性の向上と低線膨張化の両立を図るためフリップチップギャップ幅（基板とチップとの間隙）に対して平均粒径が約1/10以下、最大粒径が1/2以下の充填剤をエポキシ樹脂と硬化剤との合計量100重量部に対して100～400重量部、望ましくは、エポキシ樹脂と硬化剤との合計量100重量部に対して150～250重量部の範囲で配合することが好ましい。100重量部未満では、膨張係数が大きく、冷熱試験においてクラックの発生を誘発させるおそれがある。400重量部を超えると、粘度が高くなり、薄膜侵入性の低下をもたらすおそれがある。なお、平均粒径は例えば、レーザー光回折法等による重量平均値（又はメジアン径）等として求めることができる。

【0013】本発明で用いるエポキシ樹脂組成物（アンダーフィル材）の(C)成分の硬化剤としては、酸無水物系硬化剤が好適であり、酸無水物系硬化剤として、例えばテトラヒドロフタル酸、メチルテトラヒドロ無水フタル酸、メチルヘキサヒドロ無水フタル酸、ヘキサヒドロ無水フタル酸、無水メチルハイミックス酸、ピロメリット酸二無水物、ベンゾフェノンテトラカルボン酸二無水物、3,3',4,4'-ビフェニルテトラカルボン酸二無水物、ビス(3,4-ジカルボキシフェニル)エーテル二無水物、ビス(3,4-ジカルボキシフェニル)メタン二無水物、2,2-ビス(3,4-ジカルボキシフェニル)プロパン二無水物などの、好ましくは分

4

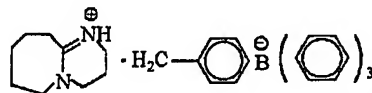
子中に脂肪族環又は芳香族環を1個又は2個有すると共に、酸無水物基を1個又は2個有する、炭素原子数4～25個、好ましくは8～20個程度の酸無水物化合物を挙げることができる。硬化剤としてこのような酸無水物を用いる場合は、エポキシ樹脂中のエポキシ基1モルに対して酸無水物化合物中の酸無水物基が0.3～0.7モル、特に0.4～0.6モルの範囲で配合することが望ましく、配合量が0.3モル未満では硬化性が不十分となる場合があり、0.7モルを超えると未反応の酸無水物が残存し、ガラス転移温度の低下となる場合がある。

【0014】また、硬化剤としては、上記の他にジシアジンアミド、アジピン酸ヒドラジド、イソフタル酸ヒドラジド等のカルボン酸ヒドラジドも使用することができる。これら硬化剤の配合量は、硬化有効量とすることができる。

【0015】更に、酸無水物を硬化剤として使用する場合は硬化促進剤として、イミダゾール誘導体及び3級アミン化合物から選ばれる1種又は2種以上を配合することができる。ここで、イミダゾール誘導体としては、2-メチルイミダゾール、2-エチルイミダゾール、4-メチルイミダゾール、4-エチルイミダゾール、2-フェニルイミダゾール、2-フェニル-4-メチルイミダゾール、2-フェニル-4-ヒドロキシメチルイミダゾール、2-エチル-4-メチルイミダゾール、1-シアノエチル-2-メチルイミダゾール、2-フェニル-4,5-ジヒドロキシメチルイミダゾール等が挙げられる。また、3級アミン化合物としては、トリエチルアミン、ベンジルトリメチルアミン、 α -メチルベンジルジメチルアミン等の窒素原子に結合する置換基としてアルキル基やアラルキル基を有するアミン化合物、1,8-ジアザヒシクロ[5.4.0]ウンデセン-7及びそのフェノール塩、オクチル酸塩、オレイン酸塩などのシクロアミジン化合物やその有機酸との塩、或いは下記式の化合物などのシクロアミジン化合物と4級ホウ素化合物との塩又は錯塩などが挙げられる。

【0016】

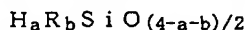
【化2】



【0017】なお、これらイミダゾール誘導体及び3級アミン化合物は、酸無水物系硬化剤の硬化促進剤としてもエポキシ樹脂の硬化剤としても使用できるものであるが、硬化促進剤として使用する場合は、エポキシ樹脂と硬化剤の合計量100重量部に対して0.01～10重量部、特に0.5～5重量部の範囲で添加することが好適である。添加量が0.01重量部に満たないと硬化性が低下する場合があり、10重量部を超えると硬化性に優れるが保存性が低下する傾向となる場合がある。

5

【0018】本発明の組成物には、応力を低下させる目的でシリコーンゴム、シリコーンオイルや液状のポリブタジエンゴム、メタクリル酸メチル-ブタジエンスチレン共重合体といった熱可塑性樹脂などを配合してもよい。好ましくは、アルケニル基含有エポキシ樹脂又はフ



(式中、Rは置換又は非置換の一価炭化水素基、aは0.01~0.1、bは1.8~2.2、 $1.81 \leq a+b \leq 2.3$ を満足する正数を示す。)

【0019】なお、Rの一価炭化水素基としては、炭素数1~10、特に1~8のものが好ましく、メチル基、エチル基、プロピル基、イソプロピル基、ブチル基、イソブチル基、tert-ブチル基、ヘキシル基、シクロヘキシル基、オクチル基、デシル基等のアルキル基、ビニル基、アリル基、プロペニル基、ブテニル基、ヘキセニル基等のアルケニル基、フェニル基、キシリル基、ト

6

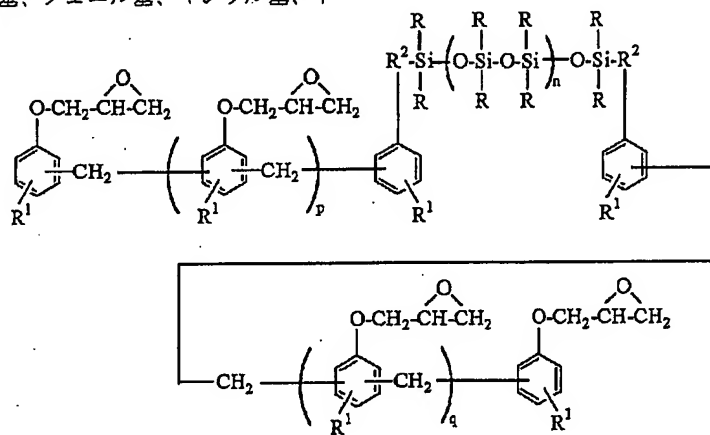
エノール樹脂のアルケニル基と、下記式(1)で示される一分子中の珪素原子の数が20~400であり、SiH基の数が1~5であるオルガノポリシロキサン(SiH基との付加反応により得られる共重合体〔D〕成分)を配合することがよい。

(1)

リル基等のアリール基、ベンジル基、フェニルエチル基、フェニルプロピル基等のアラルキル基などや、これらの炭化水素基の水素原子の一部又は全部を塩素、フッ素、臭素等のハロゲン原子で置換したクロロメチル基、ブロモエチル基、トリフルオロプロピル基等のハロゲン置換一価炭化水素基を挙げることができる。上記共重合体としては、中でも下記構造のものが望ましい。

【0020】

【化3】



表面処理剤（γ-グリシドキシプロピルトリメトキシシランなど）、その他の添加剤を配合することができる。

【0024】なお、このエポキシ樹脂組成物の粘度は25℃において10,000ポイズ以下であることが好ましい。

【0025】本発明のエポキシ樹脂組成物は、例えば、エポキシ樹脂、硬化剤、硬化促進剤、無機質充填剤を同時に又は別々に必要により加熱処理を加えながら攪拌、溶解、混合、分散させることにより製造することができる。これらの混合物の攪拌、溶解、混合、分散等の装置は特に限定されないが、攪拌、加熱装置を備えたライカイ機、3本ロール、ボールミル、プラネタリーミキサー等を用いることができる。これら装置を適宜組み合わせ使用してもよい。

【0026】而して、本発明においては、フリップチップ型半導体装置の基板と半導体チップとの間の隙間に上記アンダーフィル材（液状エポキシ樹脂組成物）を侵入、充填する。この場合、半導体装置の温度条件（アンダーフィル材の充填温度）は、60～120℃であり、好ましくは70～100℃である。60℃未満であると、組成物の粘度が高いため、基板とチップの隙間を侵入させることができず、また、120℃を超えると反応が生じ、やはり侵入を妨げる原因となる。

【0027】次に、硬化条件としては、上記のように封止した後、このデバイスを硬化工程に移行し、硬化到達温度までの昇温速度が2℃/分～8℃/分であり、硬化温度及び時間が140～170℃、1～5時間の条件が採用される。好ましくは、昇温速度が5℃/分～7℃/分であり、硬化温度及び時間が150～160℃、2～3時間である。2℃/分未満であると、酸無水物が揮発し未硬化となり、また、8℃/分を超えると内部温度が急激に上昇することによるボイドの発生を招くので好ましくない。更に、硬化温度は、140℃未満であると未反応物が残存し、170℃を超えると基板の反りの原因になる。硬化時間は、硬化温度にもよるが、1時間未満

であると未反応物が残存し、5時間を超えると工程が長くなり、好ましくない。

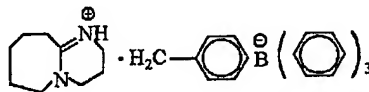
【0028】なお、本発明において、フィレット材による封止は、公知のフィレット材を用いて公知の条件で封止することができる。

【0029】

【実施例】以下、実施例と比較例を示し、本発明を具体的に説明するが、本発明は下記の実施例に制限されるものではない。

10 【0030】【実施例、比較例】表1に示すように、液状エポキシ樹脂としてビスフェノールA型エポキシ樹脂（RE310：日本化薬社製）、硬化剤としてメチルテトラヒドロ無水フタル酸（リカシッドMH700：新日本理化社製）、溶融シリカ（PLV7-1-1（平均粒径3μm、最大粒径20μm）：龍森社製）、シランカップリング剤としてγ-グリシドキシプロピルトリメトキシシラン（KBM403：信越化学工業社製）、下記に示す硬化促進剤（UCAT5002：旭化成社製）を配合し、均一に混練することによりエポキシ樹脂組成物を得た。

20 【化5】



30 【0031】得られたエポキシ樹脂組成物を10mm角のチップに対し100μmの隙間をもつような基板に積載されたデバイスに、表1に示すような条件下で侵入させ、表1に示すような条件下で硬化させた。硬化物については、剥離、反り、クラック、ボイドを評価した。剥離とボイドは市販の超音波探傷機にてチェックし、反りはチップ面上の高低差を測定し、クラックは外観にてチェックした。

【0032】

【表1】

	実施例 1	実施例 2	実施例 3	比較例 1	比較例 2	比較例 3	比較例 4	比較例 5
封止温度(°C)	70	90	100	50	130	100	100	100
硬化昇温速度 (°C/分)	7	6	6	・	・	9	7	7
硬化到達速度 (°C)	150	160	150	・	・	150	150	135
保持時間 (時間)	2	2	2	・	・	3	0.5	2
剥離の有無	無	無	無	侵入 せず	侵入 せず	無	有	有
反り(μm)	25	30	35	侵入 せず	侵入 せず	60	25	20
クラックの有無	無	無	無	侵入 せず	侵入 せず	有	無	無
ポットの有無	無	無	無	侵入 せず	侵入 せず	有	無	無

【0033】

【発明の効果】本発明によれば、アンダーフィル封止材の剥離、クラック、ボイドがなく、反りの小さいフリップチップ型半導体装置が得られる。

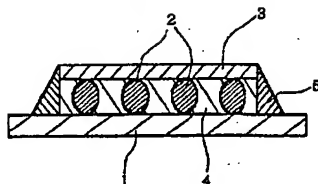
【図面の簡単な説明】

【図1】フリップチップ型半導体装置の一例を示す概略図である。

【符号の説明】

- 1 有機基板
2 バンプ
3 半導体チップ
4 アンダーフィル材
5 フィレット材

【図1】



フロントページの続き

(72)発明者 隅田 和昌

群馬県碓氷郡松井田町大字人見1番地10
信越化学工業株式会社シリコン電子材料
技術研究所内

(72)発明者 若尾 幸

群馬県碓氷郡松井田町大字人見1番地10
信越化学工業株式会社シリコン電子材料
技術研究所内

(72)発明者 熊谷 公孝

群馬県碓氷郡松井田町大字人見1番地10
信越化学工業株式会社シリコン電子材料
技術研究所内

Fターム(参考) 4J002 CD031 CD041 CD051 CD061

CD131 DE077 DE147 DF017

DJ017 EL136 EN026 EN066

EQ026 ER026 EU116 EU136

FD017 FD146 FD156 GQ05

5F044 KK01 LL01 LL07 RR17 RR19

5F061 AA01 AA02 BA04 CA05 CB03